

## 피로인산기반의 전해질에서 전기 도금을 통한 씨앗층의 수리

최승희, 김명준, 김희철, 김재정\*  
서울대학교  
(jjkimm@snu.ac.kr\*)

반도체 소자의 미세화, 집적화에 따라 배선물질로 이용되는 구리를 수십 나노 크기의 트렌치에 채우기 위한 전처리 단계로서 씨앗층 수리에 대한 관심이 높아지고 있다. 이에 따라 본 연구에서는 피로인산 기반의 전해질 속에서 전해도금을 이용한 탄탈륨 층 위에서의 구리 핵 생성과 부식된 구리 씨앗층의 수리에 대해 고찰하였다. 우선 탄탈륨 층 위에서의 구리 전착 실험에서는 탄탈륨 층 위에서의 구리 핵 생성이 3차원 즉각적 핵 생성의 과정을 통해 이루어졌고 구리의 핵 밀도는 전압에 따라 일정하게 증가하다 감소하는 경향을 보였다. 이후 전기화학 분석을 통해 구리 이온의 농도가 낮을수록 구리와 탄탈륨 층 사이에서 구리 전착에 대한 선택비가 감소한다는 것을 확인했고, 수소 발생이 일어나지 않는 가장 높은 전압인  $-1.2\text{ V}$  에서 가장 높은 도포율과 낮은 비저항을 가진 구리 박막을 얻을 수 있었다. 이후 전압을 두 단계로 나누어 전착시키는 방법을 통해 구리의 도포율을 높이고 비저항을 낮출 수 있었다.