

## GaAs wafer의 표면 처리 및 재산화에 따른 표면 특성 변화 연구

이진훈, 서동완, 나지훈, 임상우†  
연세대학교  
(swlim@yonsei.ac.kr†)

Silicon은 우수한 전기적 특성, 안정성, 저렴한 가격 때문에 반도체 소재로 널리 사용되었다. 그러나 반도체의 미세화에 따른 short channel effect, tunneling 전류 증가 등의 문제가 발생하고 있다. 이러한 문제들의 대안 중 하나로 III-V족 화합물을 채널 물질로 이용하는 방법이 연구되고 있다. III-V족 물질은 높은 이동도로 인한 반도체 속도의 향상 및 저전력 소모에 의한 디바이스 특성 개선이 기대되어 관련 기술에 대한 많은 연구개발이 이루어지고 있다. 본 연구는, III-V족 물질 중 GaAs에 wet chemical 처리와 산화를 실시한 후 표면이 어떤 변화를 보이는지를 관찰하고, 그 메커니즘을 파악하여 III-V족 화합물 반도체 세정 공정 개발에 필요한 기반 지식과 데이터를 확보하는 것을 목적으로 하였다.

본 연구에서는 GaAs (100), (110), (111)A, (111)B 웨이퍼를 준비하고, 이를 DHF (HF+H<sub>2</sub>O) 및 FPM (HF+H<sub>2</sub>O<sub>2</sub>+H<sub>2</sub>O)으로 표면처리 후 대기 중에서 재산화를 실시하면서 공정이 진행되는 동안 표면이 어떻게 변하는가를 측정하였다. 표면처리 직후 표면을 구성하는 성분들은XPS를 통하여 확인하였고, 재산화 과정은 MIR-FTIR 및 ellipsometer 측정으로 변화를 관찰하였다. FPM 처리시 H<sub>2</sub>O<sub>2</sub>의 영향을 확인하기 위하여 여러 조성에서 etch rate를 측정하였다. H<sub>2</sub>O<sub>2</sub>가 첨가된 FPM 처리된 경우 표면의 oxide 비중이 높게 측정되었으며, 이로 인하여 친수성의 표면 상태를 보이며 재산화 속도도 빠른 것으로 확인되었다.