

High performance SnO₂ Nanowire FETs with high-k Al-doped TiO₂ gate insulator

박현희*

고려대학교

(hu9879@korea.ac.kr*)

최근 반도체 기술의 비약적인 발전으로 인한 DRAM의 고집적화는 트랜지스터와 capacitor의 소형화, 저전력소모와 동작속도 향상을 요구하고 있다. 본 연구에서는 step coverage 특성이 우수한 원자층 박막증착 기술 (ALD)을 이용하여 유전상수가 높은 rutile 구조의 TiO₂ 를 성장하고, 도핑을 통해 누설전류 특성을 향상시켜서 50 nm 이하의 DRAM 제조공정에서 capacitor 절연막으로 사용 가능성을 확인하고, 이를 이용하여 뛰어난 특성의 SnO₂ 나노선 FET를 구현하였다. 30 nm 두께의 Al-doped TiO₂를 고유전율 게이트 절연층으로 이용한 SnO₂ 나노선 FET는 낮은 동작전압 특성을 보였다. Al-doped TiO₂ 는 ALD를 이용하여 RuO₂ 기판 위에 다양한 비율($R_{[Al]/[Al+Ti]}$)로 성장되었는데, 상대적인 혼합 비율이 $R_{[Al]/[Al+Ti]} \sim 1/60$ 일 때 1 V 전압에서 누설 전류가 $3 \times 10^{-8} \text{ A/Cm}^2$ 이었으며, 유전상수는 $k=50\sim 55$ 값을 보였다. 제작된 SnO₂ 나노선 FET의 출력특성은 문턱전압 이하에서 기울기는 0.1~0.13 V/dec, on-off 전류비는 0.5 V에서 $\sim 10^5$, 채널 모빌리티는 $\sim 3 \pm 1 \text{ cm}^2/\text{V}\cdot\text{s}$, 낮은 동작 전압으로 -0.03~-0.01V의 문턱전압을 보였다. 같은 두께 (30nm)의 SiO₂를 게이트 절연체로 썼을 때 동작전압이 $\sim -3.3 \text{ V}$, 문턱전압 이하에서의 기울기가 $\sim 2.6 \pm 1 \text{ V/dec}$ 인 것을 고려해 볼 때, Al-doped TiO₂ 유전막은 저 전력의 논리회로나 플렉서블 전자 장치에서 유용하게 사용될 것으로 기대된다.