Interface engineering in organic transistors

이시우*
POSTECH 화학공학과
(srhee@postech.ac.kr*)

Organic transistors는 낮은 공정 온도, 저가 공정이 가능하다는 장점을 지니고 있다. 활발한 연구가 이루어지고 있음에도 불구하고 아직 성능이 Silicon transistors에 미치지 못하고 있다.
따라서 본 연구에서는 organic transistor의 특성 향상을 위하여 Source/Drain 전극과 유기반도체 사이의 계면 특성과 유기 반도체와 게이트 절연막 사이의 계면 특성을 향상시키기 위한 연구를 진행하였다. 본 연구에서는 Source/Drain 전극으로 Mo, 게이트 절연막으로 SiO2, 그리고 유기반도체로 펜타센을 사용하였고 계면 특성 향상을 위하여 Self assmbled monolayer (SAM)을 이용하였다. 먼저, Mo의 native oxide와 SiO2에 SAM이 형성되는데 필요한 시간을 분석하였고, SAM의 열처리에 의한 영향을 확인하였다. 그리고 SAM처리 한 후 전기적 특성을 분석함으로써 Mo와 pentacene 사이의 접촉 저항 감소하는 것과 SiO2와 pentacene 사이의 trap charge와 hysteresis가 감소하는 것을 확인하였다. SAM이 계면 특성 향상에 기여하는 작용을 분석하기 위해 UPS, AFM, XRD, I-V, C-V 측정 등의 방법을 이용하였다.