Future Development

반도체 디바이스의 제조에 있어서, 제조공정 중 발생되는 불량과 디바이스의 품질과 신뢰도를 저하시키는 파티클, 금속, 유기물과 다른 오염물을 최대한 줄이는 것이 매우 중요하다. 웨이퍼의 세정공정은 생산율에 영향을 미치는 중요한 공정이 되었으며, 제조공정의 30~40%를 차지하게 되었다. 아래의 표 1은 웨이퍼 표면에 존재하게 되는 오염물과 오염물의 영향을 나타내었다. 그림 1은 반도체 디바이스 제조공정에서 세정공정에 차지하는 것을 나타내었다. 차세대 반도체 디바이스 제조에 있어서 중요시 되고 있는 세정 기술에 대해 소개하고자 한다.

Table 1. 웨이퍼 표면에 존재하는 오염물과 오염물의 영향

Type of contamination			Main influences on device characteristics
Particle contamination			Pattern defects Ion implantation defects Insulating film breakdown defects
Metallic contamination	Alkali metals		MOS transistor instability Gate oxide film breakdown degradation
	Heavy metals		Increased PN junction reverse leakage current Gate oxide film breakdown defects Minority carrier lifetime degradation Oxide excitation layer defect generation
Chemical contamination	Organic contamination		Gate oxide film breakdown defects CVD film variations (incubation) Thermal oxide film thickness variations (accelerated oxidation) Haze occurrence (wafer, lens, mirror, mask, reticle)
	Inorganic contamination	Dopants (e.g. B, P)	MOS transistor Vth shifts Si substrate and high-resistance Poly-Si sheet resistance variations
		Bases (e.g. amines, ammonia)	Degradation of the resolution of the chemically amplified resist
		Acids (e.g. SOx)	Occurrence of particle contamination and haze due to the generation of salts
	Natural and chemical oxide films (e.g. moisture, oxygen)		Increased contact resistance Gate oxide film breakdown degradation

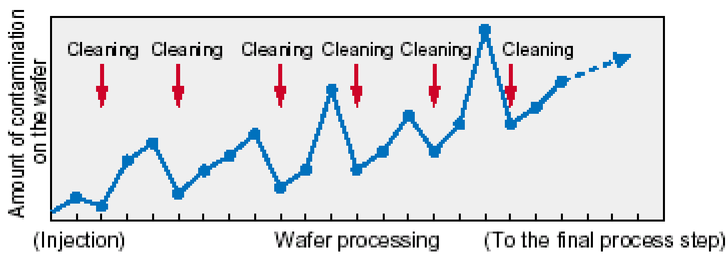

Fig. 1. 반도체 디바이스 제조에 있어서 세정 공정의 중요성

1. 습식세정공정

반도체 디바이스의 회로패턴이 미세화되고, 금속배선층은 증가, MEMS와 같은 3차원공간 구조를 갖는 것도 나타나게 되었다. 이러한 디바이스의 제작 공정은 복잡하며, 공정단계의 증가, 그리고 새로운 재료의 도입이 요구되게 될 것이다. 이러한 것 외에도 세정 공정의 개선이 요구되게 될 것이다. 그림 2는 RCA 세정을 나타내고 있다. 25~50장의 웨이퍼가 60~80℃로 열이 가해지는 $NH_4OH+H_2O_2+H_2O$, $HCl+H_2O_2+H_2O$, dilute HF 용액의 배스에 담겨져 각각 웨이퍼로부터 파티클, 금속 오염물, 그리고 유기오염물을 제거하게 된다. 각 습식세정공정 후, 웨이퍼는 DI water에 10분정도 헹굼을 한다. 이 절차는 깨끗한 웨이퍼 표면을 만들게 된다. 많은 양의 세정용액과 순수를 사용하는 공정, 많은 양의 세정용액과 순수의 사용을 줄이는 방법은 약품에 드는 비용과 환경적 부담을 줄이는 것이다.

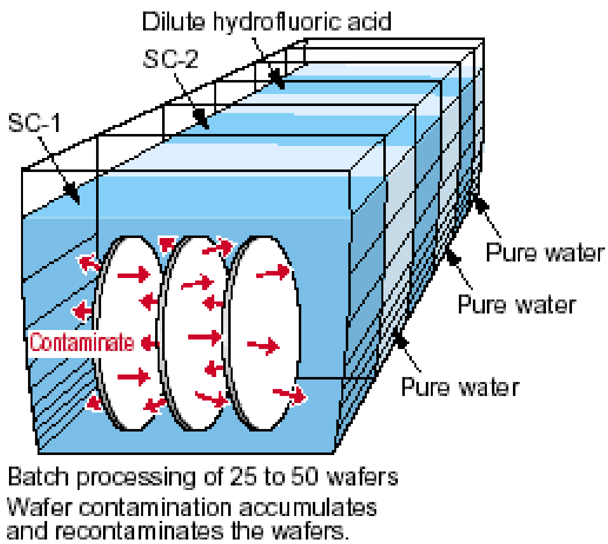

Fig. 2 Multi-Tank immersion RCA cleaning

위에서 제기된 비용과 환경적인 부담을 줄이기 위해 SCROD(Single-Wafer Spin Cleaning with Repetitive Use of Ozonated Water and Dilute HF)라 불리는 세정 방법이 연구되고 있다(그림 3). 이 세정법은 5~10초동안 선택적으로 웨이

퍼에 오존수와 희석불산용액을 분산하는 방법으로, 여러 차례 반복하여 웨이퍼로부터 효과적으로 파티클, 금속불순물, 그리고 유기오염물을 제거하게 된다. RCA 세정과 비교해 세정용액의 사용을 줄일 뿐만 아니라 DI water의 사용 또한 줄이게 되어 비용과 환경적인 부담을 줄일수 있게 되었다.

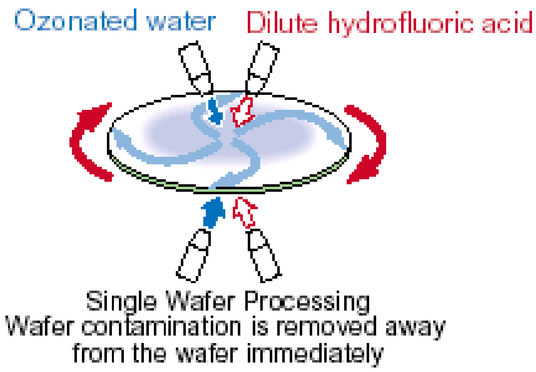

Fig. 3. SCROD 세정방법 원리의 모식도

2. 건식세정공정

1) SCF(Super Critical Fluid) cleaning

Wet chemical을 이용한 세정의 경우 액체의 표면장력으로 인해 패턴의 파괴가 발생되게 되었으며, 이러한 문제를 해결하기 위해 초임계유체를 이용한 세정이 적용되게 되었다. 상온에서의 조작이 가능하며 세척 후의 건조단계가 불필요하며, 세정공정의 단순성 및 경제성, 그리고 세정 대상물의 손상방지 등이 있다. 이러한 초임계 유체가 세정에 적용되게 되면 파티클을 패턴의 파괴없이 제거 가능하다. CO_2의 경우 31℃, 7.3MPa 이상에서 SCF 특성을 보이며 그 때의 표면장력은 0이다. 그림 4는 초임계유체를 이용한 세정과 전형적인 습식세정의 결과를 보여주고 있다.

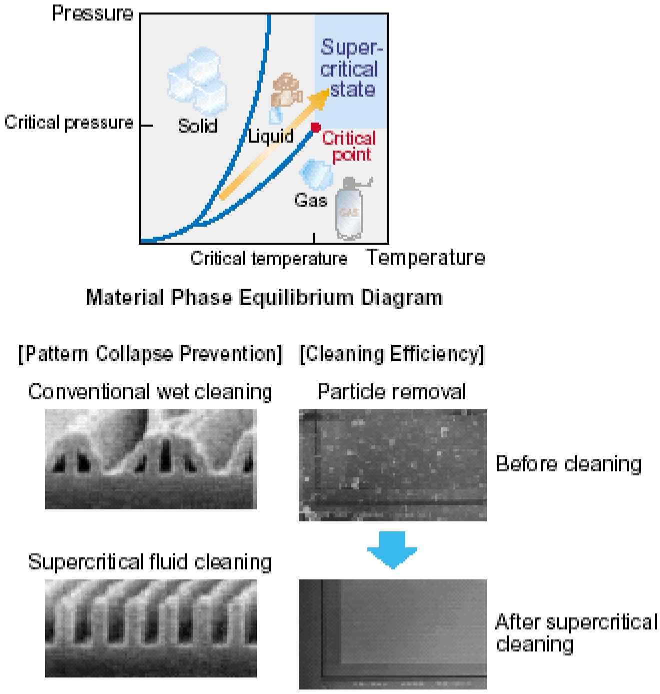

Fig. 4. Supercritical Fluid-based Cleaning

2) Cryogenic Aerosol-based Cleaning Technology

저온의 에어로졸을 기반으로 한 세정 기술은 세정동안 패턴 파괴의 문제를 해결하기 위해 연구, 개발되고 있다. 세정동안 패턴에 에어로졸의 물리적 힘이 작용하게 되며, 세정에 액체를 사용하지 않으므로 어떠한 표면장력을 유발하지 않는다. CO_2와 Ar 에어로졸 세정 기술은 존재하고 있으며, 이러한 에어로졸은 반도체 패턴의 파괴를 유발한다. 그러나 소니사는 초기의 에어로졸보다 가벼운 N_2에어로졸을 사용해 패턴의 파괴 없이 웨이퍼 세정이 가능함을 발견하게 되었다. 그림 5는 에어로졸 파티클이 웨이퍼 표면의 파티클 오염물을 제거하는 것을 보여주고 있다.

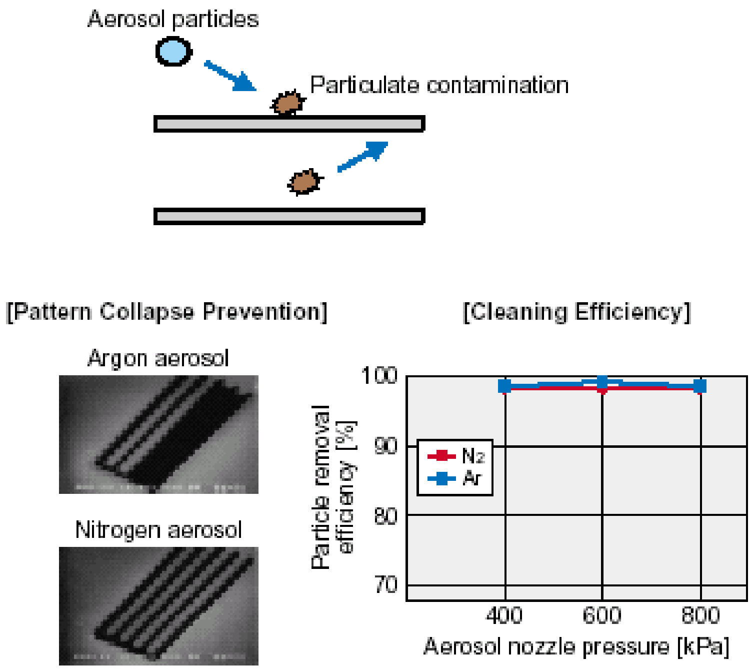

Fig. 5. Aerosol-based cleaning

3) Local Area Cleaning Technology

현재보다 세정의 수준이 향상되었을 경우 지역적인 세정(파티클 오염물을 순차적으로 타겟하여 제거하는 방법)을 필요로 하게 될 것이다. 레이저를 이용한 Laser cleaning과 나노크기 측정에 사용하는 nanoprobe를 사용해 물리적 움직임에 의해 파티클을 제거하는 nanoprobe cleaning은 이론적 연구가 진행되고 있다. 다음 그림은 laser 세정과 nanoprobe 세정을 보여주고 있다.

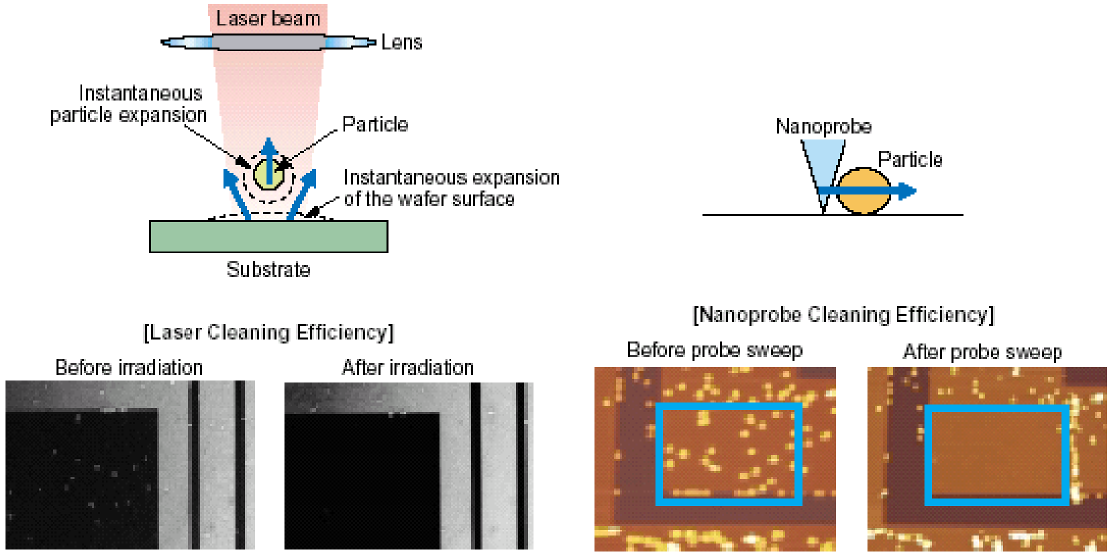

Fig. 6. Laser cleaning & nanoprobe cleaning

3. 오염의 측정기술

웨이퍼 표면의 오염물의 제거만큼 반도체 디바이스 패턴에 영향을 미치는 오염물의 측정 또한 중요하게 되었다. 회로패턴 크기가 45nm나 그 이하의 수준을 갖는 반도체 디바이스에 대해, 30nm나 더 작은 크기의 초미세 파티클은 수율과 성능에 불리한 영향을 주게 된다. 웨이퍼 표면 위의 파티클 측정에 대한 고전적 방법은 레이져 산란 빔(웨이퍼 표면에 레이져빔이 조사되고 빛은 파티클에 의해 산란)에 의한 방법이다. 작은 입자의 경우 단파장을 갖는 레이져빔 사용으로 측정할 수 있다. 488nm 파장의 레이져빔을 사용해 50~60nm 범위의 파티클을 측정할 수 있는 웨이퍼 표면 파티클 측정장치는 상업적으로 이용 가능하다. 소니사는 266nm deep-UV 고체상 레이져를 개발해 사용하여 30nm 또는 그보다 작은 파티클을 측정할 수 있는 기술을 개발 중에 있다. 488nm 레이져빔을 사용한 고전적 측정법의 경우 레이져빔은 SOI 웨이퍼의 제일 위의 Si층을 침투하고, 절연막 계면에서 반사된다. 이 반사파는 표면의 파티클에 의해 빛의 산란을 방해하고, 막계면에서의 불규칙한 랜덤 반사는 측정 noise를 형성한다. 그래서 30nm보다 작은 파티클은 측정이 어렵게 된다. 그러나 266nm 단파장 레이져빔은 사용한 측정기술은 SOI 웨이퍼 최고층의 Si층을 침투하지 않고, 웨이퍼 표면의 파티클에 의해 빛의 산란으로 측정을 가능하게 한다. 그림 7은 측정 원리를 보여주고 있다.

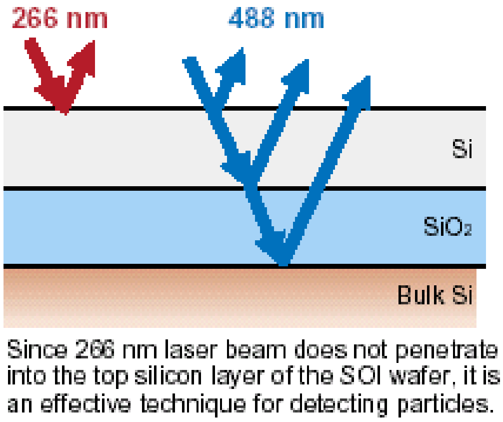

Fig. 7. 266nm 레이저빔을 사용해 파티클 측정 원리

반도체 디바이스의 제조 공정에 있어서, 수율과 성능에 영향을 주는 파티클, 금속불순물, 유기오염물 등을 최대한 줄이는 것이 중요하다. 위에 소개된 방법을 사용해 세정 메커니즘의 분석, 새로운 반도체 세정 기술의 실용적 응용, 새로운 세정 장비의 개발은 중요하게 되었다.